

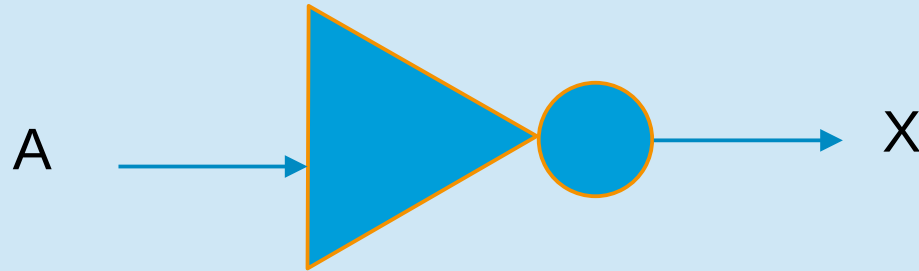
Reti Logiche

Porte Logiche, Reti Combinatorie, Reti Sequenziali

(Argomenti Libro Tanenbaum: 3.1 – 3.3.2)

Prof. Vittorio Lumare - UniCz

Porta logica NOT

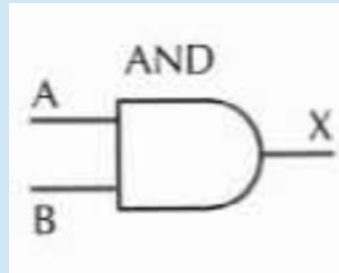


La porta logica NOT effettua l'inversione di un ingresso. Il **trattino sopra la lettera** vuol dire **NOT**.

$$X = \bar{A}$$

L'uscita vale 1 se e solo se A é uguale a 0, e viceversa

Porta logica AND

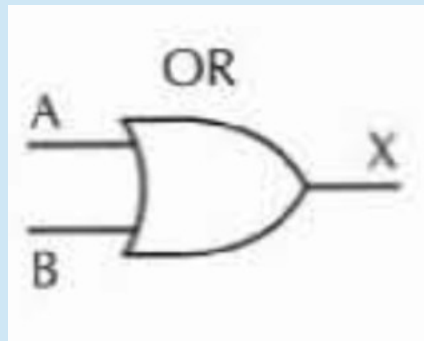


La porta logica AND effettua la moltiplicazione booleana di 2 ingressi.

$$X = A * B$$

L'uscita vale 1 se A e B sono 1.

Porta logica OR



La porta logica OR effettua la somma booleana di 2 ingressi.

$$X = A + B$$

L'uscita vale 1 se A vale 1 o se B vale 1.

Il transistor NPN

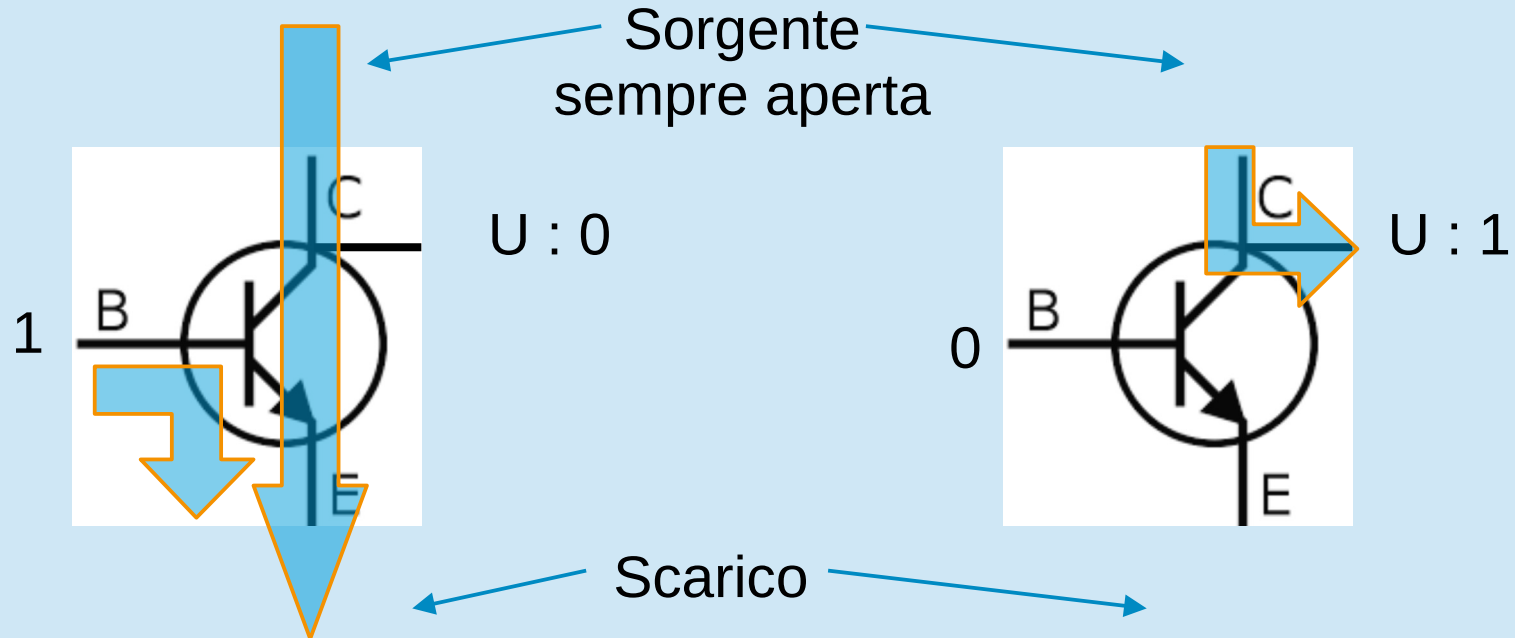
Transistor
NPN

Analogia con flusso d'acqua nei tubi.

Flusso d'acqua : 1

Nessun flusso d'acqua : 0

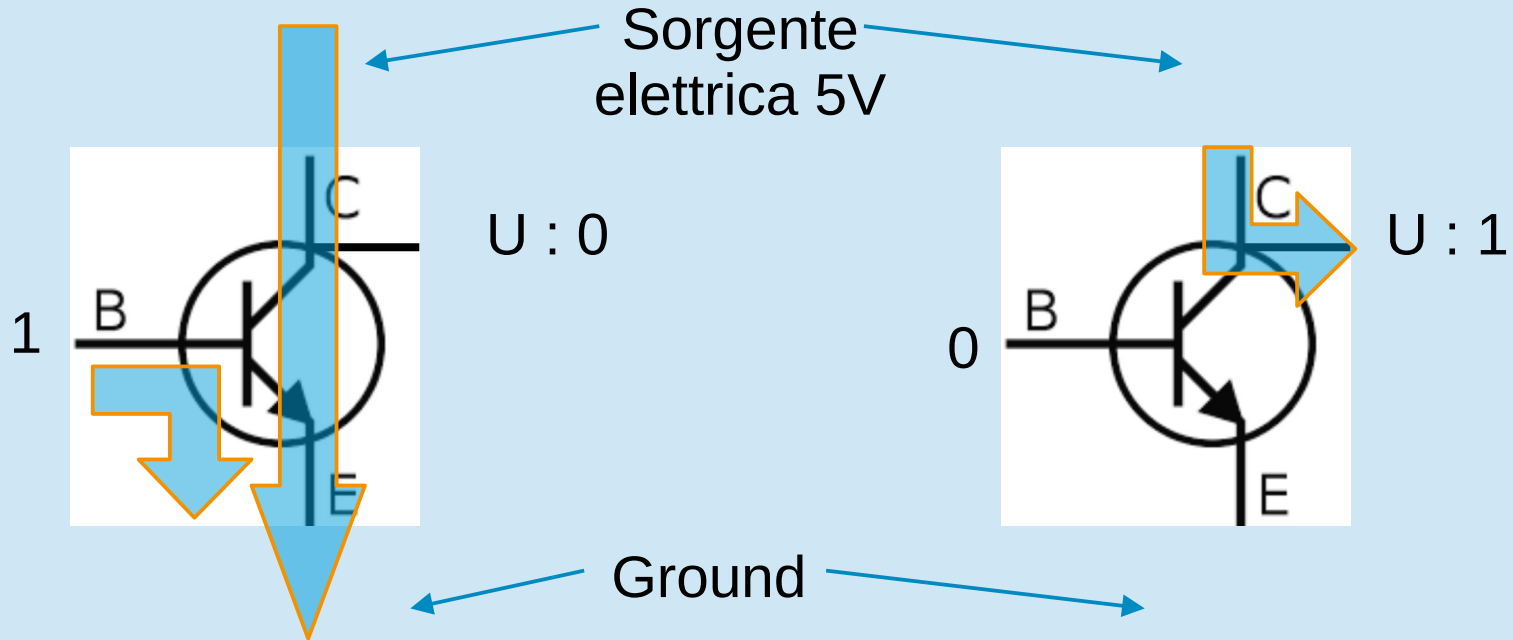
L'ingresso B attiva il 'rubinetto' interno del transistor



Il transistor NPN

Transistor NPN

In realta ciò che scorre nel transistor é corrente elettrica e non acqua, ma il funzionamento é lo stesso.



Implementazione Fisica

Transistor
NPN

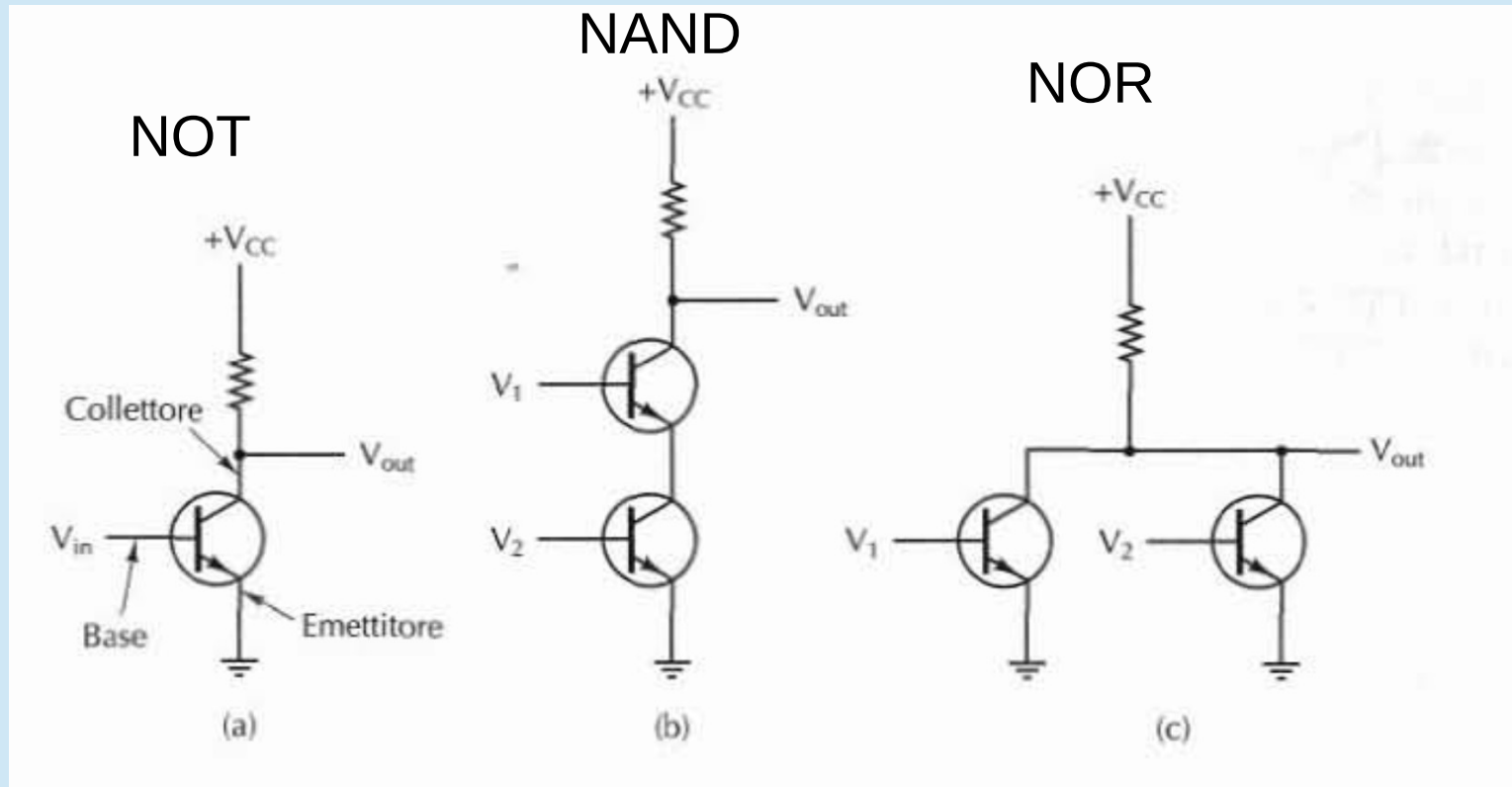
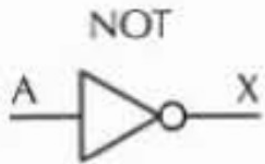
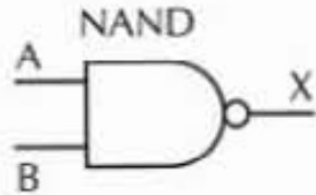


Tabelle verita



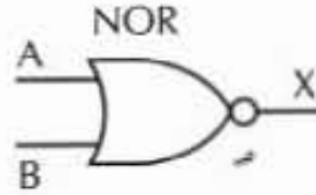
A	X
0	1
1	0

(a)



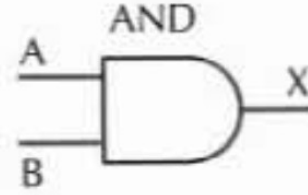
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

(b)



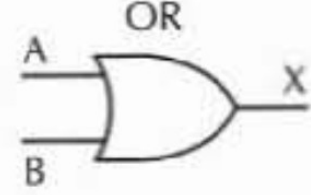
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

(c)



A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

(d)



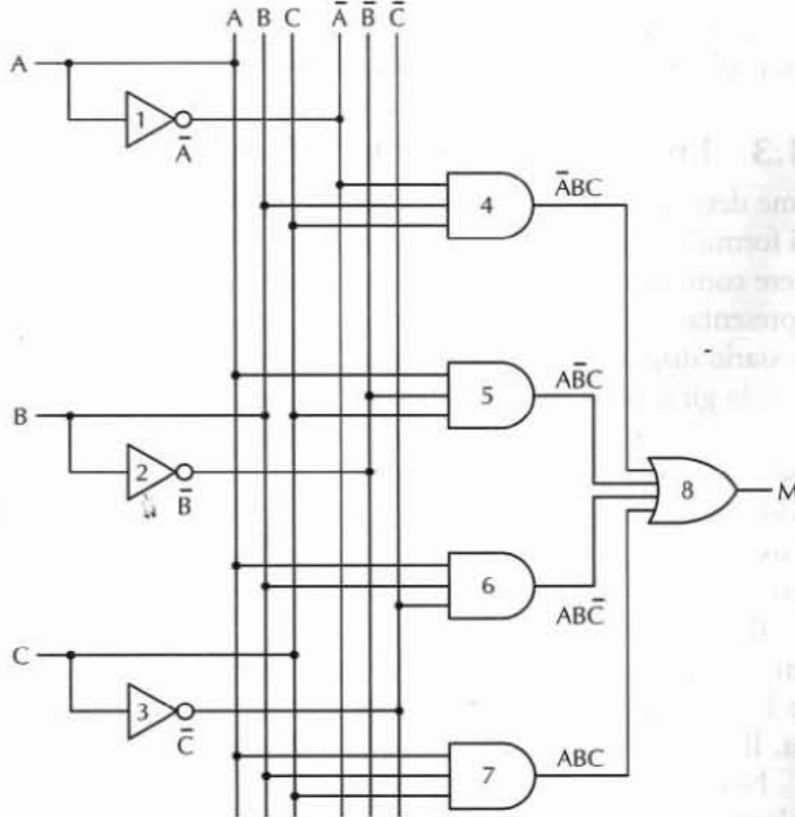
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

(e)

Tabelle verita

A	B	C	M
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

(a)

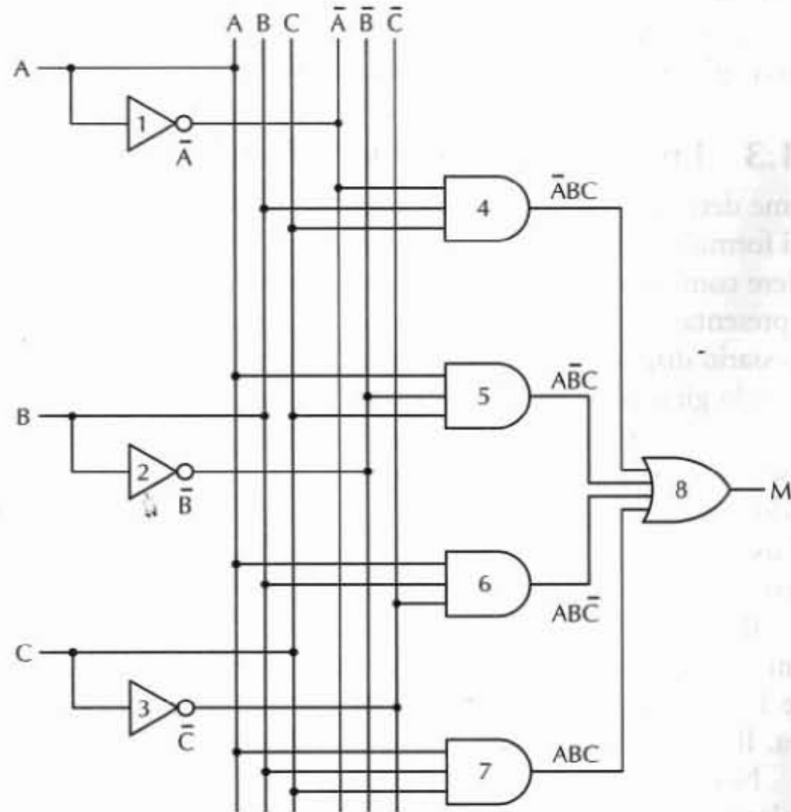


(b)

Tabelle verita

A	B	C	M
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

(a)



(b)

$$M = \bar{A}BC + \bar{A}\bar{B}C + ABC\bar{C} + ABC$$

Metodo Sum Of Products

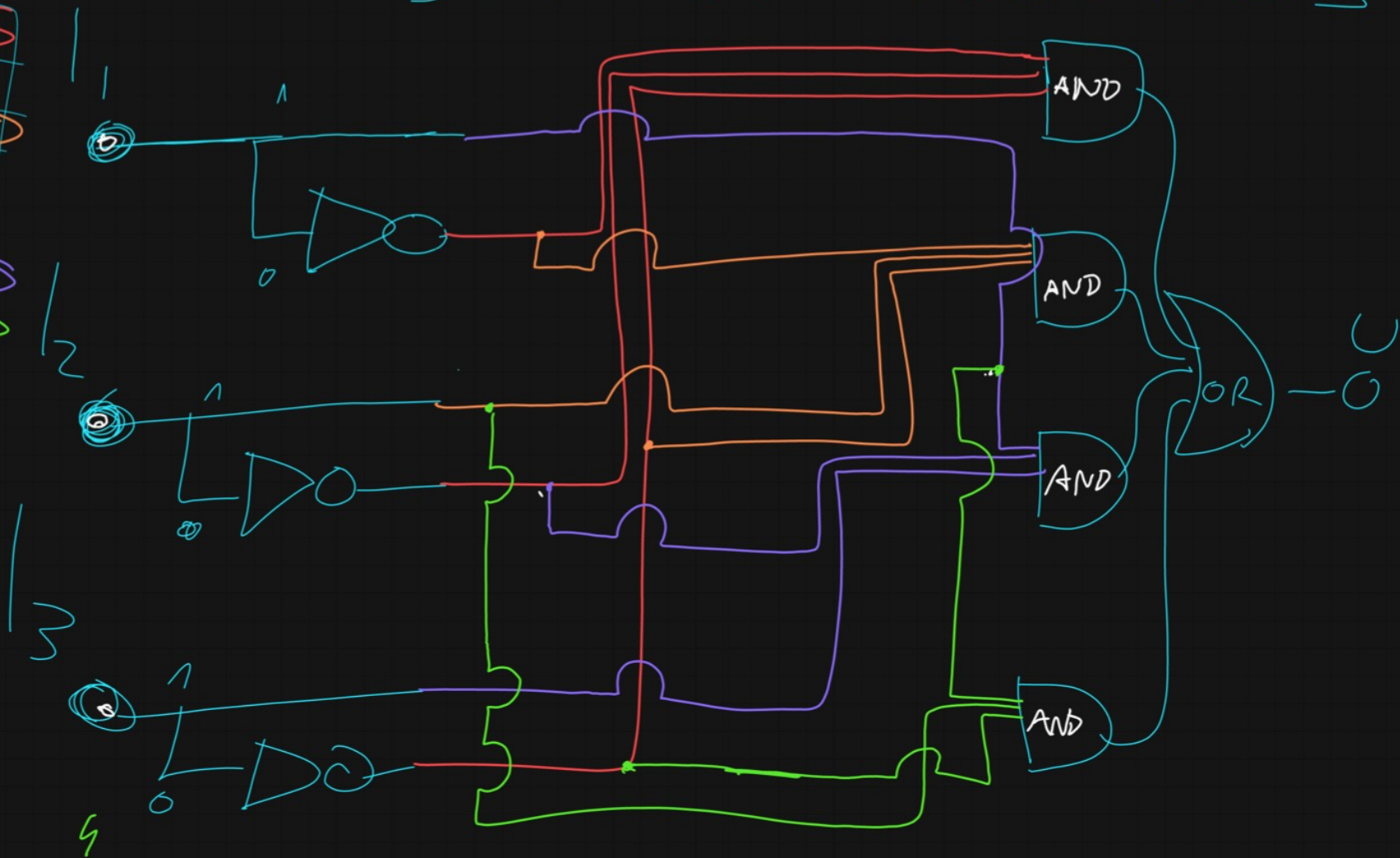
Questo metodo costruisce una rete come un grande OR di tante porte AND, con gli input NEGATI o meno ove serve.

- 1) Si scrive la tabella di verità della funzione.
- 2) Ci si munisce di invertitori per generare la negazione di ciascun input
- 3) Si utilizza una porta AND per ciascun termine il cui valore nella colonna risultato è 1
- 4) Si collegano le porte AND agli input appropriati (se un input è a 1 in tabella, si collega **così com'è**, se è a 0 si collega il **negato**)
- 5) Si connettono tutti gli output delle porte AND nella porta OR

SUM OF PRODUCTS

	x_1	x_2	x_3	y
1	0	0	0	1
2	0	0	1	0
3	0	1	0	1
4	0	1	1	0
5	1	0	0	0
6	1	0	1	1
7	1	1	0	1
8	1	1	1	0

$$2^3 = 8$$



Proprietà delle operazioni booleane

Nome	Forma AND	Forma OR
Elemento neutro	$1A = A$	$0 + A = A$
Assorbimento	$0A = 0$	$1 + A = 1$
Idempotenza	$AA = A$	$A + A = A$
Complementazione	$A\bar{A} = 0$	$A + \bar{A} = 1$
Proprietà commutativa	$AB = BA$	$A + B = B + A$
Proprietà associativa	$(AB)C = A(BC)$	$(A + B) + C = A + (B + C)$
Proprietà distributiva	$A + BC = (A + B)(A + C)$	$A(B + C) = AB + AC$
Legge di assorbimento	$A(A + B) = A$	$A + AB = A$
Legge di De Morgan	$\overline{AB} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A}\bar{B}$

Spiegazione delle proprietà distributive

In matematica avete studiato la proprietà distributiva della moltiplicazione rispetto alla somma:

$$A(B + C) = \mathbf{A * (B + C) = A * B + A * C = AB + AC}$$

La proprietà distributiva della somma rispetto alla moltiplicazione si ottiene scambiando tutti gli operatori + con * e viceversa

$$A + BC = \mathbf{A + (B * C) = (A + B) * (A + C) = (A + B)(A+C)}$$

Spiegazione della Legge di De Morgan

- 1) convertire il * in +
- 2) Fare il not di ogni ingresso
- 3) Fare il not di tutto

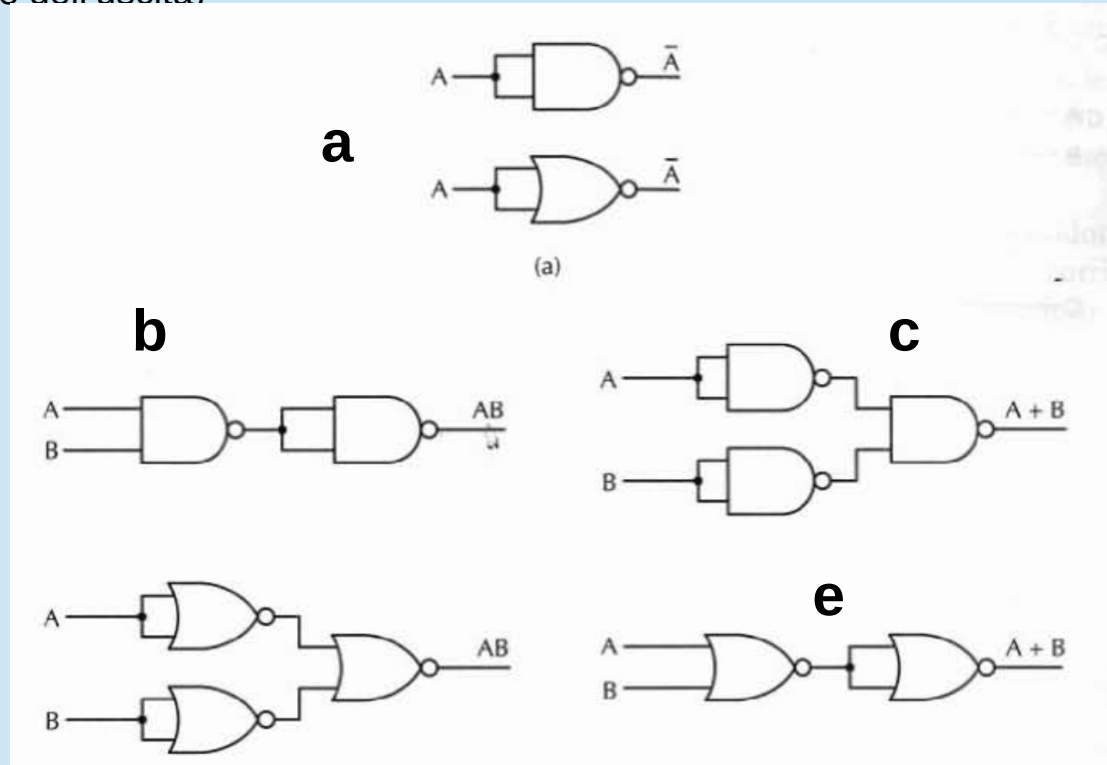
$$\overline{AB} = \overline{(A * B)} = \overline{\overline{\overline{A + B}}} = \overline{A} + \overline{B}$$

- 1) convertire il + in *
- 2) Fare il not di ogni ingresso
- 3) Fare il not di tutto

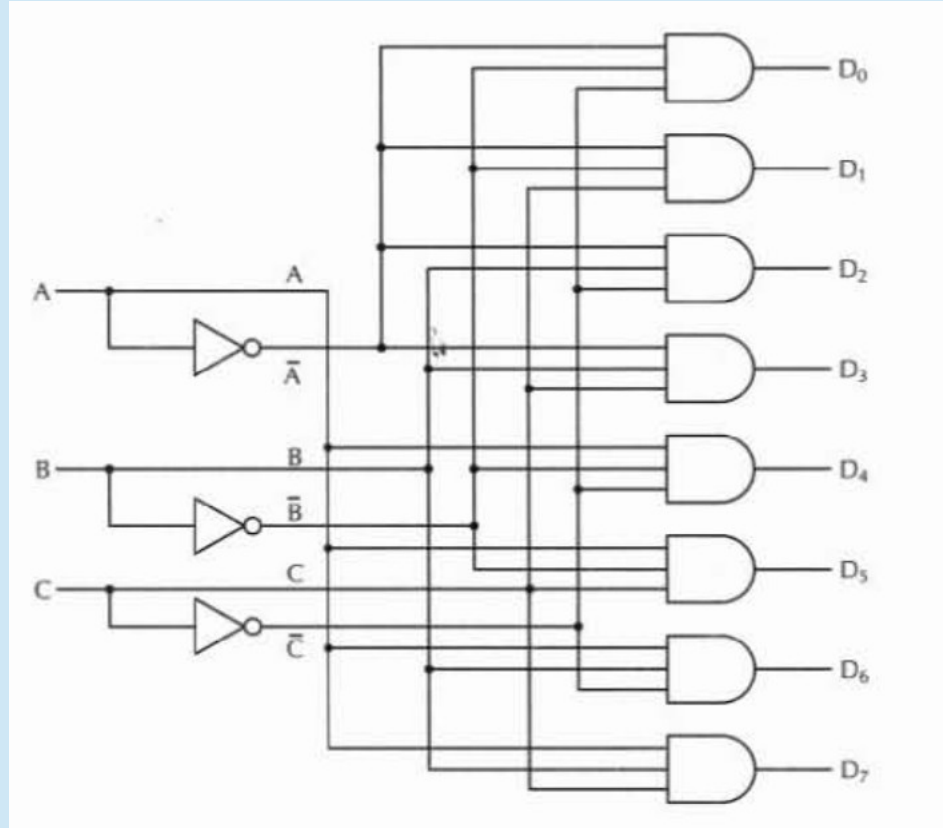
$$\overline{A + B} = \overline{(A + B)} = \overline{\overline{\overline{A * B}}} = \overline{\overline{A B}}$$

Implementazione con NAND o NOR

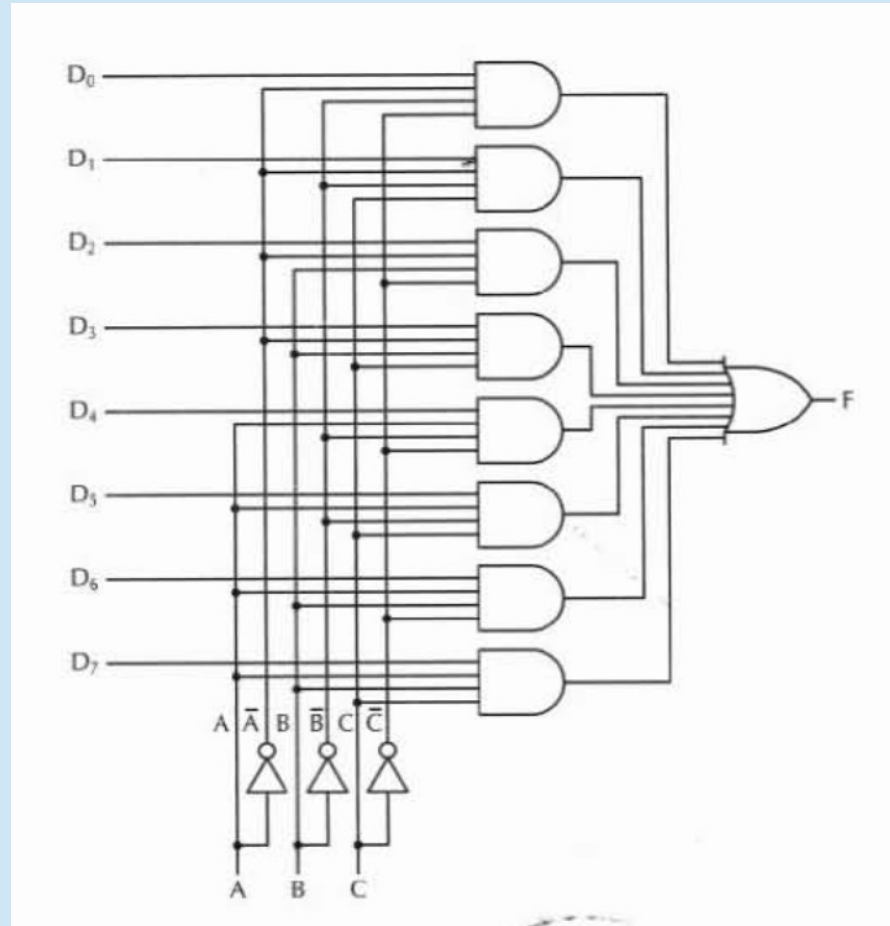
- (a) Implementazione di NOT con porte NAND o NOR (unione degli ingressi)
- (b) Implementazione di AND con porte NAND (inversione dell'uscita)
- (c) Implementazione di OR con porte NAND (Usata la Legge di De Morgan)
- (d) Implementazione di AND con porte NOR (Usata la Legge di De Morgan)
- (e) Implementazione di OR con porte NOR (Inversione dell'uscita)



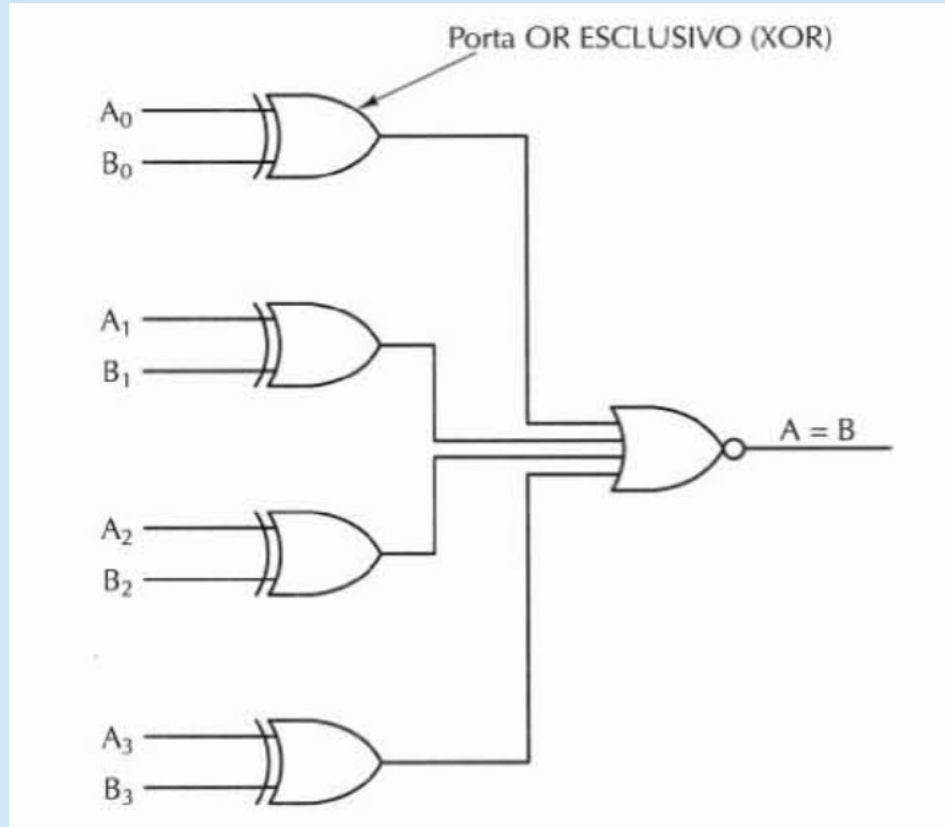
Decodificatore



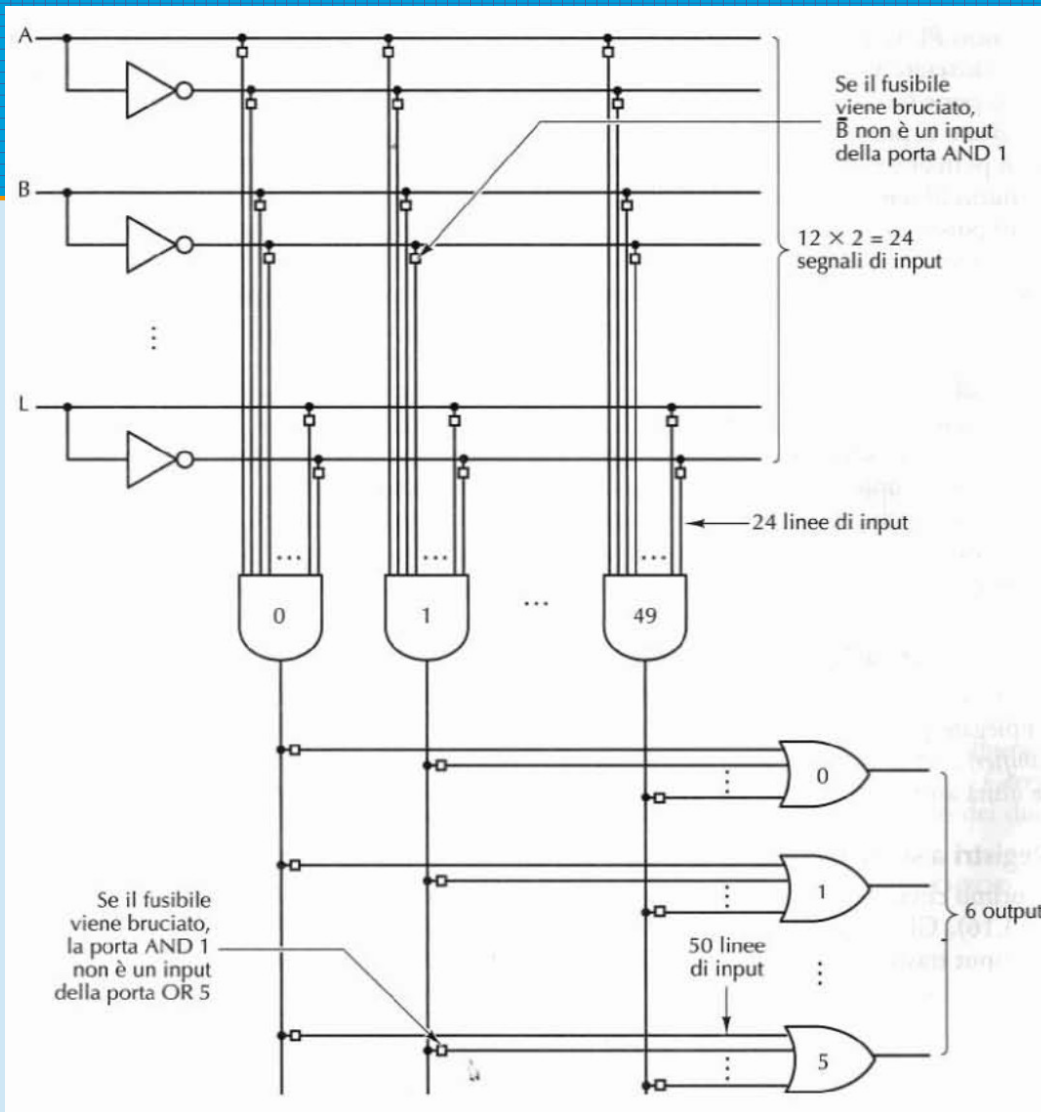
Multiplexer



Comparatore



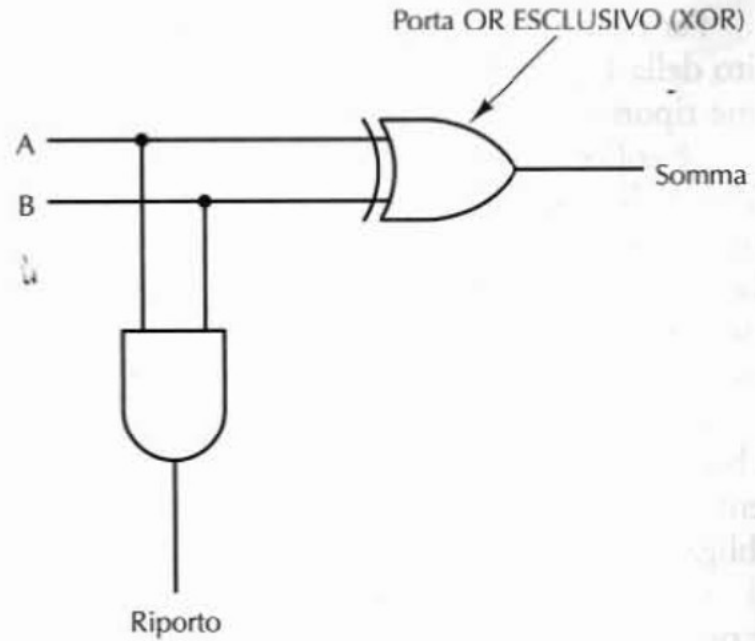
P.L.A.



Semi-Sommatore

A	B	Somma	Riporto
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

(a)



(b)

Sommatore Completo

A	B	Riporto in ingresso	Somma	Riporto in uscita
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

